2. PODSTAWOWE BRAMKI LOGICZNE. REALIZACJA PROSTYCH UKŁADÓW LOGICZNYCH.

CEL ĆWICZENIA

Omówienie podstawowych bramek logicznych. Zapoznanie się z metodami realizacji prostych układów logicznych.

PRZYGOTOWANIE DO ZAJĘĆ

Tablice prawdy i symbole podstawowych bramek logicznych: AND, OR, NOT, NAND, NOR, XOR, XNOR.

ZADANIE 1

Zamodelować bramkę NOT wykorzystując do tego bramkę NAND, a następnie przeprowadzić symulację układu.

Wskazówki:

- Aby otrzymać bramkę NOT wykorzystując do tego bramkę NAND należy podać na wejścia bramki NAND ten sam sygnał– wówczas na wyjściu pojawi się jego negacja.

ZADANIE 2

Zamodelować, sporządzić schemat i przeprowadzić symulację bramki EX-OR (*Exclusive-OR*). W tym celu należy wykorzystać dwie bramki AND, dwie bramki NOT oraz bramkę OR.

Wskazówki: Tabela prawdy dla bramki Ex-OR:

Wejścia		Wyjście
A	B	$Y = A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

Stąd: $Y(A \oplus B) = /A \bullet B + A \bullet /B$

ZADANIE 3

Zamodelować, sporządzić schemat i przeprowadzić symulację układu realizującego funkcję logiczną $Y = /A \bullet /B + A \bullet B$.

Wskazówki: bramka EX-NOR

ZADANIE 4

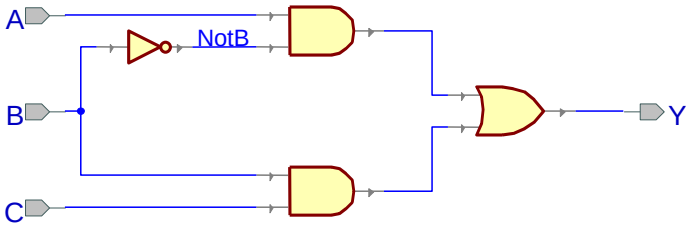
Zamodelować, sporządzić schemat i przeprowadzić symulację układu realizującego funkcję logiczną $Y = A \bullet /B + B \bullet C$

Wskazówki:

- Do realizacji układu niezbędne jest wykorzystanie dwóch bramek AND, bramki OR oraz bramki NOT.
- Aby wprowadzić wymuszenia dla portów wejściowych należy wybrać opcję *Clock* w oknie *Stimulators*, a następnie zdefiniować następujące częstotliwości zmian wartości:
  - 10 MHz (T_A=100 ns) dla sygnału A;
  - 20 MHz (T_B=50 ns) dla sygnału B;
  - 40 MHz (T_C=25 ns) dla sygnału C.

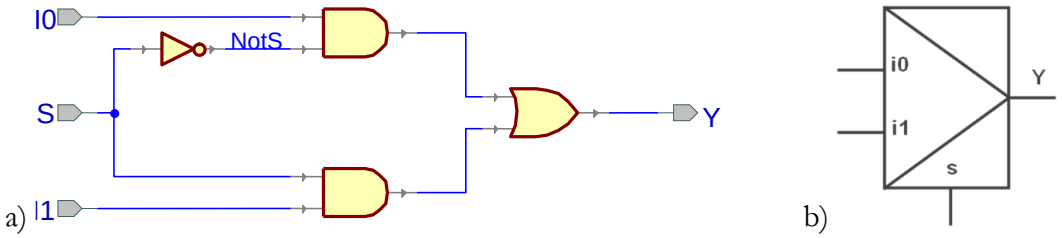
  Następnie należy uruchomić symulację na co najmniej 500 ns.

- Schemat układu powinien wyglądać jak na rysunku 2.



Rys. 1. Schemat układu realizującego funkcję Y = A • /B + B • C

- Zmienić nazwy sygnałów (jak na rysunku 2.a). Zmodyfikować wymuszenia w następujący sposób:
  - 5 MHz (T_S=200 ns) dla sygnału S;
  - 20 MHz (T_{I0}=50 ns) dla sygnału I0;
  - 40 MHz (T_{I1}=25 ns) dla sygnału I1.



Rys. 2. a) Schemat układu realizującego funkcję Y = I0 • /S + I1 • S; b) Symbol układu

Wskazówki: Taki układ nazywany jest multiplekserem o dwóch wejściach informacyjnych.